



(19)

(11) Publication number: 62235975 A
Generated Document.

PATENT ABSTRACTS OF JAPAN

(21) Application number: 61078095

(51) Int. Cl.: G03G 15/04

(22) Application date: 07.04.86

(30) Priority:	(71) Applicant: CANON INC
(43) Date of application publication: 16.10.87	(72) Inventor: KIMIZUKA JUNICHI INUYAMA SATOHIKO SOYA TAKASHI
(34) Designated contracting states:	(74) Representative:

(54) LIGHT QUANTITY
CONTROL DEVICE

(57) Abstract:

PURPOSE: To reduce an error at the control of the quantity of a laser beam by changing a laser current by one step and then comparing the quantity of detected light with the delay of a fixed time for converging a transient phenomenon.

CONSTITUTION: The quantity of a beam outputted from a laser 1 is detected by a detecting photodiode 8.

arithmetically amplified 13 and then A/D converted in a microprocessor MPU14, the digital signal is compared with a reference value selected out of plural reference values stored in a ROM14-2 in accordance with light quantity switching signals S1WS3 and a signal corresponding to the reference value is outputted from the MPU14. The output signal is D/A converted 15 and supplied to a constant current circuit 20 through a current/voltage converting circuit 18 to control the driving current of the laser 1 through transistors 22, 25, 26, so that quantity of the laser beam is adjusted. If the values of output ports 01W09 of the MPU14 are changed by one bit, the current of the laser 1 is increased like steps, and after the passage of a waiting time for converging the transient variation of driving currents of the converter 15 and amplifiers 19, 21, the quantity of the laser beam is detected.

COPYRIGHT: (C)1987, JPO&Japio

⑫ 公開特許公報(A) 昭62-235975

⑬ Int. Cl.

識別記号

庁内整理番号

⑭ 公開 昭和62年(1987)10月16日

G 03 G 15/04
// H 01 S 3/103

1 1 6

8607-2H
7377-5F

審査請求 未請求 発明の数 1 (全6頁)

⑮ 発明の名称 光量制御装置

⑯ 特 願 昭61-78095

⑰ 出 願 昭61(1986)4月7日

⑱ 発 明 者 君 塚 純 一 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
⑲ 発 明 者 犬 山 聡 彦 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
⑲ 発 明 者 征 矢 隆 志 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
⑳ 出 願 人 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
㉑ 代 理 人 弁理士 谷 義 一

明 細 書

制御装置。

1. 発明の名称

光量制御装置

(以下、余白)

2. 特許請求の範囲

1)

a) 発光素子から照射される光ビームの発光光量を変化させる光量変換手段と、

b) 前記発光光量を検出する光量検知手段と、

c) 該光量検知手段の出力値とあらかじめ設定した参照値とを比較する比較手段と、

d) 該比較手段の比較結果に応じて出力デジタル信号を変化させる信号出力手段と、

e) 該信号出力手段からの前記出力デジタル信号に応じて前記光量変換手段を制御する光量制御手段と、

f) 前記信号出力手段で前記出力デジタル信号を変化させてから、前記比較手段での前記比較を行うまでの時間を所定の時間だけ遅延させる遅延手段とを具備したことを特徴とする光量

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、発光素子、特に半導体レーザ等のレーザの光量を制御する光量制御装置に関する。

〔従来の技術〕

レーザビームプリンタやレーザ複写機のように、感光ドラムをレーザビームで走査して文字・画像の情報を記録媒体上に記録するレーザ走査方式の記録装置では、感光ドラムを交換する際に、各感光ドラム毎に感度のばらつきがあるので、その感度特性に応じてレーザ光量を切換える必要がある。

このための光量制御装置としては、例えば特開昭54-104253号で開示されたようなものが知られている。この種の従来装置では、一般にレーザ光量検知出力を参照電圧と比較するコンパレータを複数個設け、感光ドラムユニットから取り出した感度信号をデコードし、デコードした感度に対応したコンパレータ出力を使ってレーザ光量が規定

本目的を達成するため、本発明は発光素子から照射される光ビームの発光光量を変化させる光量変化手段と、発光光量を検出する光量検知手段と、光量検知手段の出力値とあらかじめ設定した参照値とを比較する比較手段と、比較手段の比較結果に応じて出力デジタル信号を変化させる信号出力手段と、信号出力手段からの出力デジタル信号に応じて光量変化手段を制御する光量制御手段と、信号出力手段で出力デジタル信号を変化させてから、比較手段での比較を行うまでの時間を所定の時間だけ遅延させる遅延手段とを具備したことを特徴とする。

〔作用〕

本発明では、発光素子から照射される光ビームの発光光量を変化させる光量変化手段と、その発光光量を検知する光量検知手段と、光量検知手段の出力値とあらかじめ設定した参照値とを比較する比較手段と、比較手段の比較結果に応じて出力デジタル信号を変化させる信号出力手段と、信号出力手段からの出力デジタル信号に応じて上

値になっているか否かを判断し、この判断に応じてレーザ光量の制御を行っていた。

また、上述のレーザ光量を制御する際に、各ページ間で光量をセットし、1ページ間ホールドするという制御方式が一般に用いられている。このような場合に、比較的長時間、一定光量を保持させるための安定なホールド回路として、D/Aコンバータを用いたデジタルホールド回路が用いられる。

〔発明が解決しようとする問題点〕

しかしながら、このような従来の光量制御装置では、光量制御を行う場合に、デジタル的に1ステップづつ階段状に光量を変化させることになり、その変化の際に過渡現象が生じ、それが制御上の誤差の原因になっていた。

本発明の目的は、上述の欠点を除去し、階段状に光量を変化させる場合の過渡現象が光量制御上の誤差にならないような光量制御装置を提供することにある。

〔問題点を解決するための手段〕

述の光量変化手段を制御する光量制御手段とを具え、タイマの如き遅延手段により、信号出力手段で出力デジタル信号を変化させてから、比較手段での比較を行うまでの時間を所定の時間だけ遅延させる。

このように、光量を制御するための出力信号を変化させた後、光量と参照値の比較を行うまでに一定の遅延時間を設けたので、光量を変化させるときの過渡現象が減少し、制御誤差を減少させることができる。

〔実施例〕

以下に図面を参照して本発明の実施例を詳細に説明する。

第1図は本発明実施例の基本構成を示す。本図において、aは発光素子bから照射される光ビームの発光光量を変化させる光量変化手段、cはその発光光量を検知する光量検知手段、dは光量検知手段cの出力値とあらかじめ設定した参照値とを比較する比較手段、eは比較手段dの比較結果に応じて出力デジタル信号を変化させる信

号出力手段、および f は信号出力手段 e からの出力デジタル信号に応じて光量変化手段 a を制御する光量制御手段である。 g は信号出力手段 e で出力デジタル信号を変化させてから、比較手段 d での比較を行うまでの時間を所定の時間だけ遅延させる遅延手段である。

第2図は本発明の一実施例の回路構成を示す。本図において1はレーザ発生手段としての半導体レーザ（以下、レーザと称する）であり、記録画像信号VIDEOに対応したレーザビームを発生する。2はレーザ保護ダイオード、3はオーバシュート防止抵抗、4、5、6および7は周波数特性補正用のコンデンサと抵抗である。これらのコンデンサと抵抗4〜7はレーザ1とレーザ駆動回路間の接続線が長い時はその線の両端に接続する。

8はレーザ1から発生した光量を検出するための光量検出手段としてのレーザ光量検出用フォトダイオードである。9はフォトダイオード8の感度ばらつき補正用可変抵抗、10はフォトダイオ

ード、27〜30は抵抗である。31はトランジスタ26のベースに接続するNAND（否定積）回路、32はNAND回路31の入力端の一端に接続するOR（論理和）回路であり、これらの回路18〜32によりレーザ1を駆動する駆動電流を制御する光量変化手段を構成する。

33〜38はマイクロプロセッサ14の入力端であり、33は光量制御開始信号APCSTが印加される端子、34〜38は光量切換信号S1〜S3が印加される端子である。37はレーザビーム偏角用回転多面鏡（図示せず）を回転させるモータ（図示せず）が規定速度で回転していることを示すスケッチャレディ信号SCHEDYが印加される端子であり、NAND回路31の一方の入力端に接続している。38は記録画像信号VIDEOが印加される端子であり、OR回路32の一方の入力端に接続している。また、定電流回路20の中のコンデンサ29は0/Aコンバータ15の出力変化時に生ずる波形のオーバシュートを防止するものである。

以上の構成において、レーザ1から出力した

D8の負荷抵抗である。11および12は抵抗、13は演算増幅器（オペアンプ）である。

14はA/D（アナログ・デジタル）変換を行うA/Dコンバータ14-1や感光体の特性に応じたデジタル参照値（比較値）を記憶している記憶手段としてのROM（リードオンリメモリ）を内蔵するワンチップマイクロプロセッサであり、あらかじめ内部のプログラムメモリ（図示しない）に格納した第3図に示すような制御手順に従って、本発明に係る比較動作を行う比較手段や信号出力手段、光量制御手段および遅延手段の機能を有する。

15はマイクロプロセッサ14のデジタル出力をアナログ信号に変換する0/A（デジタル・アナログ）コンバータである。16および17は0/Aコンバータ15の基準電流決定用抵抗である。

18は演算増幅器19を用いた電流電圧変換回路、20は電流電圧変換回路18の出力側に接続され、演算増幅器21とトランジスタ22を用いた定電流回路である。23、24は周波数特性改善用のコイルと抵抗、25、26は電流スイッチを構成するトランジス

トランジスタの光量はレーザ光量検出用フォトダイオード8で検出され、フォトダイオード8の検出値は演算増幅器13で増幅された後、マイクロプロセッサ14内のA/Dコンバータ14-1でデジタル信号に変換される。このデジタル信号は、ROM 14-2にあらかじめ記憶された複数の参照値の中から光量切換信号S1〜S3に応じて選択された参照値と比較され、この参照値に対応するデジタル信号がマイクロプロセッサ14から出力される。

マイクロプロセッサ14から出力されたデジタル信号は0/Aコンバータ15でアナログ信号に変換された後、電流電圧変換回路18を通して定電流回路20に供給され、トランジスタ22、25、26を介してレーザ1の駆動電流を制御し、レーザ光量が調整される。

次に、第3図のフローチャートおよび第4図のタイミングチャートを参照して、第2図のワンチップマイクロプロセッサ14の動作を説明する。

まず、端子33に光量制御開始信号APCSTが印加

されると、マイクロプロセッサはそれが立上りのエッジ部分か否かを調べる(ステップ100,101)。なお、第3図の図中、11~13、14は入力ポートを示す。また、上述の信号APCSTは画像記録を開始する直前に出る信号であり、連続記録が行われる場合は各ページの間に発生する。だが、1ページ毎でなくてもよい。

光量制御開始信号APCSTの立上り部を検出した時は(ステップ101)、マイクロプロセッサ14の内部タイマTW1をスタートさせ(ステップ102)、出力ポート01~03をクリアし(ステップ103)、出力ポート010をオンにする(ステップ104)。

その出力ポート010はOR回路32の入力端子に接続しているので、出力ポート010がオンとなった時に、スクヤナレディ信号SCRDYがすでにオン状態となっていれば、トランジスタ25および26で構成される電流スイッチはレーザ1に駆動電流を流す方向に動作する。

次に、感光ドラム(図示しない)の感度を示す光量切換信号S1~S3を入力ポート11~13

ブ111)。

出力ポート01~03の値が1ビット変化すると、定電流回路20の出力電流値が変化し、第4図に示すように、レーザ1の電流(レーザ駆動電流)が階段状に1段アップ(上昇)する。この時、D/Aコンバータ15のセッティングタイムディレイや増幅増幅器19,21の立上りの遅れ、オーバーシュート等が発生することがある。これを示したのが、第4図のAに示す波形である。そこで、レーザ駆動電流の過渡的変動が収束してから、レーザ光量を検知するため、待ち時間 t_1 を持たせる(ステップ112)。

次に、タイマTW1があらかじめ定めた規定時間に達したか否かを判断し(ステップ113)、規定時間に達していれば、タイマTW1を停止させ(ステップ114)、再び最初のステップ100へ戻る。

一方、ステップ110が肯定判定のとき、すなわちA/Dコンバータ14-1のA/D変換値の方がメモリM1に格納されているデータより大のときには、直ちにステップ113へ飛び、また、ステップ

から取り込み、デコードする(ステップ105)。続いて、このデコードの結果に対応するROM14-2中に記録されているデータ(参照値)を選択し(ステップ106)、選択した光量制御用参照値であるデータを図示しない内部メモリM1に格納する(ステップ107)。ここまで処理すると、再び最初のステップ101に戻る。

次に、光量制御開始信号APCSTの立上り部でない場合について説明する。この場合は、ステップ100,101は否定判定となるので、ステップ108に進み、上述のタイマTW1が動作中か否かを判断し、動作中でなければ、ステップ109で出力ポート010をオフにし、再び最初のステップ101に戻る。

タイマTW1が動作中であれば(ステップ108)、アナログ入力ポートANIのデータをA/Dコンバータ14-1で変換したA/D変換値とメモリM1に格納されているデータ(参照値)とを比較し、A/D変換値の方が小さければ(ステップ110)、出力ポート01~03の値に1ビットを加算する(ステッ

113でタイマTW1が終了していないときには、そのまま最初のステップ100へ戻る。

第2図のマイクロプロセッサ14の出力ポート01~03は9ビットパラレルポートで示しているが、市販のマイクロプロセッサでは8ビットパラレルポートのものが多く、そこで、9ビットパラレル出力のうちの下位8ビットを1つのパラレルポートから出力し、最上位1ビットを別のポートから出力すると、特に出力が(OFF)Hから(100)Hに変化する時に、一時的に(1FF)Hとなることがあり、レーザ1に過大電流が流れる不都合が生ずる。よって8ビットパラレルポートのものを使用するときには、第5図に示すように、上位8ビットを1つのパラレルポートとし、最下位1ビットを別のポートから出力する。または、この場合、D/Aコンバータ15の入力ポートに9ビットのラッチ回路(図示しない)を設けても同様な効果を得られる。

上述の実施例ではレーザの駆動電流を制御して光量を制御したが、レーザビームをフィルタ等に

通して光量を制御することもできる。これは液晶に印加する電圧値やデューティ比を制御することにより透過光量を制御したり、絞りをかえることにより達成できる。

【発明の効果】

以上説明したように、本発明によれば、レーザ電流を1ステップ変化させた後、過渡現象が収束する一定時間 t_0 の遅延を持たせて、検出光量の比較を行うようにしたので、レーザ光量制御時の誤差を顕著に減少させることができる効果が得られる。

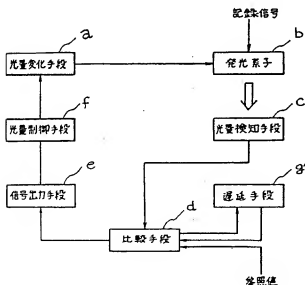
4. 図面の簡単な説明

第 1 図は本発明実施例の基本構成を示すブロック図、

第 2 図は本発明実施例の回路構成を示す回路図、

第3図は第2図の実施例の動作を示すフローチャート、

第4図は第2図の実施例の出力のタイミングを示すタイミングチャート、

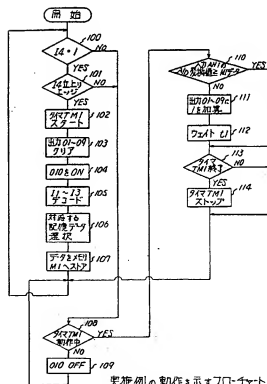


実施例の基本構成を示すブロック図

第 1 圖

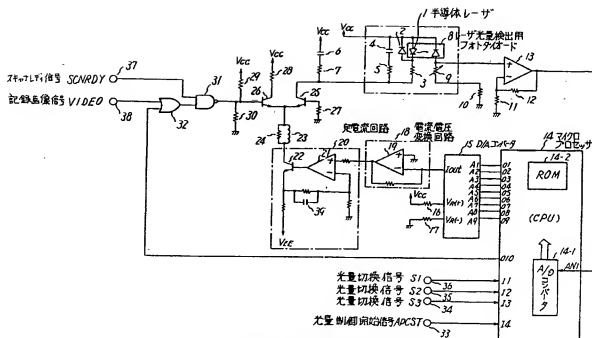
第5図は本発明の他の実施例の要部の構成を示すブロック図である。

- 1…レーザ、
- 2…レーザ光量検出用フォトダイオード、
- 13, 19, 21…演算増幅器、
- 14…マイクロプロセッサ、
- 14-1…A/B コンバータ、
- 14-2…ROM、
- 15…D/A コンバータ、
- 18…電流電圧変換回路、
- 20…定電流回路、



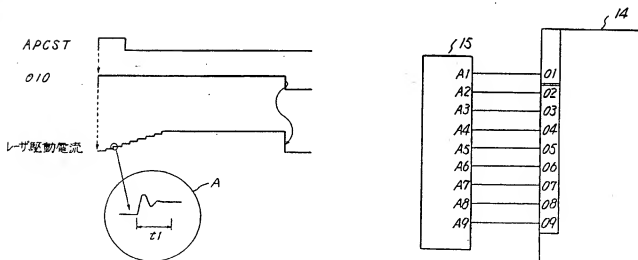
実施例の動作を示すフローチャート

第 3 区



実施例の回路構成と示す回路図

第 2 図



実施例の出力のタイミングを示すタイミングチャート

第 4 図

実施例の要部の構成と示すブロック図

第 5 図